

RECHARGEABLE POWER UNIT

Patent Number: JP4075430
Publication date: 1992-03-10
Inventor(s): YAMASHITA MASATAKA; others: 01
Applicant(s): ASAHI CHEM IND CO LTD
Requested Patent: JP4075430
Application Number: JP19900187990 19900718
Priority Number(s):
IPC Classification: H02J7/00; H02H7/18; H02J7/00; H02J7/10
EC Classification:
Equivalents: JP2872365B2

Abstract

PURPOSE:To obtain a power having an overdischarge preventing mechanism and an overcharge preventing function by constituting a discharging circuit and a charging circuit of elements incorporating parasitic diodes in a charging power supply comprising a quick charge secondary battery.

CONSTITUTION:Upon droppage of battery 3 voltage below a predetermined level due to discharge, output voltage of a control means 5 causes transition of a MOSFET 41 from conducting state to interrupted state thus interrupting a battery 3 discharge circuit. When the battery 3 voltage is recovered due to charging through the parasitic diode 41A of the MOSFET 41, normal (low loss) charging takes place. When the battery 3 voltage exceeds a predetermined level due to charging, output voltage of the control means 5 causes transition of a MOSFET 42 from conducting state to interrupted state thus interrupting a battery 3 charging circuit. When the battery 3 voltage is recovered due to charging through the parasitic diode 42A of the MOSFET 42, normal (low loss) discharge takes place.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2872365号

(45)発行日 平成11年(1999) 3月17日

(24)登録日 平成11年(1999) 1月8日

(51)Int.Cl.⁹

H 0 2 J 7/34

識別記号

F I

H 0 2 J 7/34

F

請求項の数1 (全 8 頁)

(21)出願番号 特願平2-187990

(22)出願日 平成2年(1990) 7月18日

(65)公開番号 特開平4-75430

(43)公開日 平成4年(1992) 3月10日

審査請求日 平成9年(1997) 3月5日

(73)特許権者 999999999

旭化成工業株式会社

大阪府大阪市北区堂島浜1丁目2番6号

(72)発明者 山下 正隆

神奈川県川崎市川崎区夜光1丁目3番1

号 旭化成工業株式会社内

(72)発明者 吉野 彰

神奈川県川崎市川崎区夜光1丁目3番1

号 旭化成工業株式会社内

(74)代理人 弁理士 谷 義一

審査官 矢島 伸一

(56)参考文献 特開 平4-33271 (J P , A)

特開 平2-299429 (J P , A)

最終頁に続く

(54)【発明の名称】 充電式の電源装置

1

(57)【特許請求の範囲】

【請求項1】充電可能な電池と、内部に寄生ダイオードを有する第1および第2のスイッチ素子が直列接続されたスイッチ手段と、前記電池の両端電圧を検出して前記スイッチ手段を制御する制御手段とを備え、前記第1のスイッチ素子はその寄生ダイオードの順方向が前記電池の放電方向になるように、前記第2のスイッチ素子はその寄生ダイオードの順方向が前記電池の充電方向となるように前記電池に接続され、前記制御手段は、前記電池の電圧が充電可能電圧の近傍の第1の電圧より下がったとき前記第1のスイッチ素子を導通させ、前記電池の電圧が前記充電可能電圧の近傍であって前記第1の電圧より高い第2の電圧より上がったとき前記第1のスイッチ素子を非導通状態にし、前記電池の電圧が放電可能電圧の近傍の第3の電圧より上が

2

ったとき前記第2のスイッチ素子を導通させ、前記電池の電圧が前記放電可能電圧の近傍であって前記第3の電圧よりも低い第4の電圧より下がったとき前記第2のスイッチ素子を非導通状態にすることを特徴とする充電式の電源装置。

【発明の詳細な説明】

【産業上の利用分野】

本発明は急速充電可能な二次電池を有する充電式の電源装置に関し、特に、過放電防止機構と、過充電防止機能とを備えた電源装置に関する。

【従来の技術】

ポータブル機器の発達に伴い、ラジオ、ラジオ付きカセットテープレコーダ、ポータブルVTR、ポータブルコンピュータ等の電子機器、携帯電話等の通信機器、ポータブル電動工具等の動力機器の電源に、一次電池および二

次電池が広く使われるようになってきている。特に、近年、二次電池の使用が著しく増加している。

一般の二次電池においては、適正な充電条件を越えて過充電を行うと電解液の分解に伴ってガスが発生する。

開放型または排出型の電池においては、発生したガスは逃がすことができるが、この過充電の結果としてその電極は多少の損傷を受ける。

一方、密閉型の電池では、内部でガス圧が高まって爆発事故を起こす。このため密閉型電池においては過充電に対して安全弁を設けることによりガス圧の上昇に対処しているものがあるが、これらの安全弁を設けた電池であってはガス抜きを確実に行えない場合も生じるため信頼性の面で問題があった。さらに、この安全弁の作動により腐食性の高いガスが放出されたときには、電池が組み込まれた機器を腐食させるという欠点もあった。

また、過充電が酷い場合には、電池の内部で短絡が起こり、電池が破裂に至る場合もあった。

それ故、電池が正常な充電条件を越えて充電されるのを防止する装置が必要となる。

一般に市販されている二次電池では、サーモスタットもしくは温度フューズ等を電池に直列に接続し、適切な充電条件を越えて過充電されたときにはその電池の発熱を検知し、充電回路を遮断することにより以上のような問題を解決しようとしている。

〔発明が解決しようとする課題〕

しかしながら、サーモスタットもしくは温度フューズのように過充電の際の発熱を検知し、充電回路を遮断するような装置では、その検知時には電池は既に適正な充電条件を越えて過充電が進行しており、電池の性能の劣化のみならず、漏液、破裂等の異常状態が発生している場合が多々あった。

また、充電式の電源装置を機器に装着して使用する場合には、しばしば、電源装置を機器に装着した状態で長期間放置し、電源装置内の二次電池を完全に放電せしめる場合があった。

このように、二次電池を完全に放電せしめた場合、多くの二次電池では性能の劣化が著しく、繰り返しの使用に耐えない。しかも、多くの機器には、電源装置の過放電を防止する機器を有しておらず、様々な機器で 사용되는脱着式の充電式電源装置においては、機器に装着されたままの状態で長期間放置され、電源装置内の電池が過放電に至ることがしばしば起こっている。

特に、非水系二次電池では、一端、過放電に至ると、その後の充電で電池内部で短絡が生じて、性能の劣化ばかりではなく、破裂に至るといような安全上重大な問題を引き起こすことがあった。この場合、特に過放電の後の充電で過充電に至ると、この危険性はさらに高くなる。

本発明の目的は以上のような問題を解消するために、充電式の電源装置において、機器に装着した状態で放電

した場合に、当該充電式の電源装置内の二次電池の過放電を防止し、かつ、充電装置が故障したり、専用充電装置以外の充電装置で充電されたりした場合にも、当該充電式の電源装置の内の二次電池を過充電から保護し、二次電池の性能の劣化を防止するとともに、二次電池を過充電によって危険な状態に至らしめない充電式の電源装置を提供することにある。

〔課題を解決するための手段〕

以上の目的を達成するために、本発明は、充電可能な電池と、内部に寄生ダイオードを有する第1および第2のスイッチ素子が直列接続されたスイッチ手段と、前記電池の両端電圧を検出して前記スイッチ手段を制御する制御手段とを備え、前記第1のスイッチ素子はその寄生ダイオードの順方向が前記電池の放電方向になるように、前記第2のスイッチ素子はその寄生ダイオードの順方向が前記電池の充電方向となるように前記電池に接続され、前記制御手段は、前記電池の電圧が充電可能電圧の近傍の第1の電圧より下がったとき前記第1のスイッチ素子を導通させ、前記電池の電圧が前記充電可能電圧の近傍であって前記第1の電圧より高い第2の電圧より上がったとき前記第1のスイッチ素子を非導通状態にし、前記電池の電圧が放電可能電圧の近傍の第3の電圧より上がったとき前記第2のスイッチ素子を導通させ、前記電池の電圧が前記放電可能電圧の近傍であって前記第3の電圧よりも低い第4の電圧より下がったとき前記第2のスイッチ素子を非導通状態にすることを特徴とするものである。

〔作用〕

本発明によれば、電池の残容量が放電可能電圧以下に少なくなったことを、制御手段が検出するとスイッチ手段を制御して放電回路を遮断し、また、電池の充電が充電可能電圧以上になったことを、制御手段が検出するとスイッチ手段を制御して充電回路を遮断する。さらに、スイッチ手段を構成するスイッチ素子を、内部に寄生ダイオードを有する素子に選びその寄生ダイオードを用いて放電回路および充電回路を構成することによって回路の簡素化を図ることができる。

〔実施例〕

以下、本発明による過充電防止機能と過充電防止機能とを具備した電源装置の実施例を図面により説明する。

第1図は本発明の基本的構成を示すブロック図である。第1図に示すように、負荷もしくは充電器1は、電源装置2に接続される。電源装置2は、電池3、スイッチ手段4および制御手段5から構成される。

ここで、本発明でいう電池とは、単一の電池のみならず、複数の電池を互いに接続した組電池、短絡等にかかわる安全装置、残容量表示等の機能が付加された電池および組電池をも包含する。

なお、本発明でいうスイッチ手段を構成するスイッチ素子としては、電力損失が小さく、かつ、通常の使用状

5

態での消費電力を小さくするために電圧駆動型のスイッチであることが好ましい。この条件を満足するデバイスとして、電界効果型のトランジスタ（FET）が好ましい条件を備えているが、その中でもデバイスの内部に寄生ダイオードを有するMOS FETを使用すると回路を著しく簡略化、および、小型化することができる。

すなわち、スイッチ素子を2個直列接続して電池に接続し、この2個のスイッチ素子を各々、過放電防止用の放電回路の遮断スイッチ（ SW^D ）、および、過充電防止用の充電回路の遮断スイッチ（ SW^C ）として独立に使用

する。
このとき過放電防止用の放電回路の遮断スイッチ（ SW^D ）は、過放電防止用の放電回路の遮断スイッチ（ SW^D ）内部の寄生ダイオードが充電電流が順方向になるように、また、過充電防止用の充電回路の遮断スイッチ（ SW^C ）は、過充電防止用の充電回路の遮断スイッチ（ SW^C ）内部の寄生ダイオードが放電電流に順方向になるようにして、過放電防止用の放電回路の遮断スイッチ（ SW^D ）と過充電防止用の充電回路の遮断スイッチ（ SW^C ）を直列に接続して二次電池と接続する。このように

接続すれば、スイッチ素子の内部の寄生ダイオードを電源装置の充電回路または放電回路の一部として使用することができ、電源装置内の充電回路および放電回路の一部を省略でき、しかも、従来の電源装置と同じように2端子の部品として使用することができる。ここで、電源装置内の制御手段を外部からコントロールするための第3の端子等は必ずしも必要としない。

次に、第2図に過充電防止機能と過放電防止機能とを具備した電源装置の一実施例を示す。第2図に示すようにスイッチ手段としては、過放電防止用の放電回路の遮断スイッチ（ SW^D ）として内部寄生ダイオード41Aを有するMOS FET41を、過充電防止用の充電回路の遮断スイッチ（ SW^C ）として内部寄生ダイオード42Aを有するMOS FET42を用いる。電池3は単電池もしくは、直列または並列に接続された組電池からなる。

制御手段5は、コンパレータと基準電圧回路等から構成することが可能であり、第2図に示す回路図のように電源入力と信号入力を兼ねる反転入力端（ V_i ）を電池3の負極端子に、非反転入力端子（ V_o ）を電池3の負極端子に接続する。制御手段5は、過放電防止用の放電回路の遮断スイッチ（ SW^D ）への出力（ $V^{D_{out}}$ ）をMOS FET41のゲートに供給し、過充電防止用の充電回路の遮断スイッチ（ SW^C ）への出力（ $V^{C_{out}}$ ）をMOS FET42のゲートに供給する。

電池3の負極はMOS FET42のドレインに接続し、MOS FET42のソースはMOS FET41のソースに接続し、MOS FET41のドレインは電源装置2の負極端子7に接続し、電池3の正極は電源装置2の正極端子6に接続する。なお、MOS FET41とMOS FET42は極性を変えなければ、位置を入れ替えても差し支えない。

6

制御手段5の出力パターンの例を第3図に示す。第3図の（a）および（b）に過放電防止用の放電回路の遮断スイッチ（ SW^D ）への出力（ $V^{D_{out}}$ ）のパターンの例を示す。また、第3図の（c）および（d）に過充電防止用の充電回路の遮断スイッチ（ SW^C ）への出力（ $V^{C_{out}}$ ）のパターンの例を示す。

第3図に示すように、制御手段5の2つの出力（ $V^{D_{out}}$ 、 $V^{C_{out}}$ ）は、オン時（ $V^{D_{out(ON)}}$ 、 $V^{C_{out(ON)}}$ ）においては、共にMOS FETのゲートカットオフ電圧（ $V_{GS(Off)}$ ）よりも高く、しかも、制御手段5の2つの出力（ $V^{D_{out}}$ 、 $V^{C_{out}}$ ）は、オフ時（ $V^{D_{out(Off)}}$ 、 $V^{C_{out(Off)}}$ ）においては、共にMOS FETのゲートカットオフ電圧（ $V_{GS(Off)}$ ）よりも低いことが必要である。しかし、過放電防止用の放電回路の遮断スイッチ（ SW^D ）へのオン時の出力電圧（ $V^{D_{out(ON)}}$ ）は、第3図の（a）または（b）のどちらの出力形式であっても差し支えない。また同様に、過充電防止用の充電回路の遮断スイッチ（ SW^C ）へのオン時の出力電圧（ $V^{C_{out(ON)}}$ ）は、第3図の（c）または（d）のどちらの出力形式であっても差し支えない。

以上の構成によれば、電池3の両端電圧がある一定の電圧（第3図における（ $V^{D_{off}}$ ）以下になると、過放電防止用の放電回路の遮断スイッチ（ SW^D ）への制御手段5の出力電圧（ $V^{D_{out}}$ ）が $V_{GS(Off)}$ 以上から $V_{GS(Off)}$ 以下になり、MOS FET41が導通状態から遮断状態になって電池3の放電回路を遮断する。

そして、MOS FET41の寄生ダイオード41Aを介した充電によって電池3の両端電圧が前記 $V^{D_{off}}$ よりも高い電圧（第3図における $V^{D_{on}}$ ）以上になると、過放電防止用の放電回路の遮断スイッチ（ SW^D ）への制御手段5の出力電圧がオフ状態からオン状態になり、MOS FET41が遮断状態から導通状態になり、通常の（低損失の）充電が行われる。

同様に、電池3の両端電圧がある一定の電圧（第3図における $V^{C_{off}}$ ）以上になると、過充電防止用の充電回路の遮断スイッチ（ SW^C ）への制御手段5の出力電圧が $V^{C_{off}}$ 以上から $V^{C_{GS(Off)}}$ 以下になり、MOS FET42が導通状態から遮断状態になって電池3の充電回路を遮断する。

そして、MOS FET42の寄生ダイオード42Aを介した放電によって電池3の両端電圧が前記 $V^{C_{off}}$ よりも低い電圧（第3図における $V^{C_{on}}$ ）以下になると、過充電防止用の充電回路の遮断スイッチ（ SW^C ）への電圧検知手段5の出力電圧がオフ状態からオン状態になり、MOS FET42が遮断状態から導通状態になり、通常の（低損失の）放電が行われる。

ところで、放電可能電圧を V_{Lo} 、充電可能電圧を V_{Hi} とし、後述するヒステリシスの大きさを考慮すると、 $V^{D_{off}} \leq V_{Lo} < V^{D_{on}} < V_{Hi}$ 、 $V_{Lo} < V^{C_{on}} < V_{Hi}$ 、 $V^{D_{off}} \leq V^{C_{off}}$ となるように設定すれば、通常、MOS FET41とM

OS FET42が同時に、遮断状態となることはない。

なお、第2図および第3図に示したスイッチ素子の位置と制御手段の出力パターンは、N-チャンネル型のMOS FETに対応するものであって、他のスイッチ素子を用いる場合には、そのスイッチ素子の特性に応じた配置と制御手段の出力パターンを選ぶ必要がある。

ここで、充電回路および放電回路の遮断スイッチとして使用するMOS FETを検討した結果、MOS FETとしては、ドレイン・ソース間のオン抵抗($R_{DS(on)}$)が小さいものほど好ましく、ドレイン・ソース間のオン抵抗($R_{DS(on)}$)は電源装置内の電池の内部抵抗と同程度、もしくは、それよりも小さいことが必要であることがわかった。もちろん、MOS FETは並列に使用しても差し支えなく、この場合は、MOS FETのドレイン・ソース間のオン抵抗($R_{DS(on)}$)の合成抵抗値が電源装置内の電池の内部抵抗と同程度、もしくは、それよりも小さいことが必要である。

MOS FETのドレイン・ソース間のオン抵抗($R_{DS(on)}$)が電源装置内の電池の内部抵抗に比べて大きい場合は、MOS FETによる電力損失が大きくなるばかりではなく、その結果、電源装置内の温度偏差が著しく大きくなり好ましくない。

なお、スイッチ素子としては、内部に寄生ダイオードを有するデバイスであれば内部に寄生ダイオードを有するMOS FETと同じように寄生ダイオードを充電回路もしくは放電回路の一部として使用することによってMOS FETと同様に電源装置内の回路を簡略化することができる。

さらに、制御手段は、2つの独立した出力を有し、その1つは過放電防止用の放電回路の遮断スイッチ(SW^D)の入力に接続し、他方は過充電防止用の充電回路の遮断スイッチ(SW^C)の入力に接続する。

そして、過放電防止用の放電回路の遮断スイッチ(SW^D)への制御手段の出力($V^{D_{set}}$)は、過放電検出電圧($V^{D_{thr}}$)すなわち過放電防止用の放電回路の遮断スイッチ(SW^D)をオフする検知電圧よりも高いリセット電圧($V^{D_{res}}$)を有することが必要であり、ヒステリシスの大きさ($V^{D_{res}} - V^{D_{thr}}$)は0.05V~5.0V程度あることが好ましい。

0.05Vよりも小さなヒステリシスでは、放電電流の遮断による電池端子間電圧の回復によって、再びリセット電圧($V^{D_{thr}}$)を越えてしまい、その結果、過放電防止用の放電回路の遮断スイッチ(SW^D)がオンして、電源装置は断続的に放電を行うことになるので、ヒステリシスが小さすぎるのは好ましくない。

一方、ヒステリシスが5.0Vよりも大きな場合は、電源装置が放電遮断状態から充電に入った場合、電源装置内の電池の電圧がリセット電圧($V^{D_{res}}$)を越えず、過放電防止用の放電回路の遮断スイッチ(SW^D)への制御手段の出力($V^{D_{set}}$)がリセットされないで、過放電防

止用の放電回路の遮断スイッチ(SW^D)がオフ状態のまま、充電電流は過放電防止用の遮断スイッチ(SW^D)の寄生ダイオードのみを流れるので、過放電防止用の遮断スイッチ(SW^D)での電力損失が大きい状態が続く。従って、ヒステリシスが大きすぎるのは好ましくなく、充電開始による電池電圧の上昇によって、ただちに過放電防止用の遮断スイッチ(SW^D)への制御手段の出力($V^{D_{set}}$)がリセットされる程度のヒステリシスの大きさをでなければならない。

10 以上を考慮すると、ヒステリシスの大きさは0.05V~5.0V程度あることが好ましい。

同様に、過充電防止用の充電回路の遮断スイッチ(SW^C)への制御手段の出力($V^{C_{set}}$)は、過充電検出電圧($V^{C_{thr}}$)すなわち過充電防止用の充電回路の遮断スイッチ(SW^C)をオフする検知電圧よりも低いリセット電圧($V^{C_{res}}$)を有することが必要であり、ヒステリシスの大きさ($V^{C_{thr}} - V^{C_{res}}$)は0.05V~5.0V程度あることが好ましい。

0.05Vよりも小さなヒステリシスでは、充電電流の遮断による電池端子間電圧の低下によって、再びリセット電圧($V^{C_{res}}$)を下回ってしまい、その結果、過充電防止用の充電回路の遮断スイッチ(SW^C)がオンして、電源装置は断続的に充電が継続されてしまうので、ヒステリシスが小さすぎるのは好ましくない。

一方、ヒステリシスが5.0Vよりも大きな場合は、電源装置が充電遮断状態から放電に入った場合、電源装置内の電池の電圧がリセット電圧($V^{C_{res}}$)を下回らず、過充電防止用の充電回路の遮断スイッチ(SW^C)への制御手段の出力($V^{C_{set}}$)がリセットされないで、過充電防止用の充電回路の遮断スイッチ(SW^C)がオフ状態のまま、放電電流は過充電防止用の遮断スイッチ(SW^C)の寄生ダイオードのみを流れるので、過充電防止用の遮断スイッチ(SW^C)での電力損失が大きい状態が続く。従って、ヒステリシスが大きすぎるのは好ましくなく、放電開始による電池電圧の低下によって、ただちに過充電防止用の遮断スイッチ(SW^C)への電圧検知手段の出力($V^{C_{set}}$)がリセットされる程度のヒステリシスの大きさをでなければならない。以上を考慮すると、ヒステリシスの大きさは0.05V~5.0V程度あることが好ましい。

40 なお、電池3の使用電圧範囲が、 $V_{LoW} \leq V \leq V_{High}$ であるとして、通常、 $V^{D_{thr}} \leq V_{LoW} < V^{D_{res}} < V_{High}$ 、 $V_{LoW} < V^{C_{res}} < V_{High} \leq V^{C_{thr}}$ と設定することが必要である。

ところで、制御手段として使用する電子回路は、バイポーラIC、MOS IC、CMOS IC、Bi-MOS IC、および、バイブリッドIC等で構成することができるが、消費電流が小さいほうが好ましく、少なくとも、充電式の電源装置内の二次電池の自己放電電流よりも小さいことが望ましい。特に、脱着可能な充電式の電源装置では、充電した状態で電池を保存した場合、使用しないで放置しているだけ

で、充電式の電源装置の残存容量が著しく短期間になくなってしまふのでは実用には堪え難い。

つぎに、電池3として特開昭62-90863号の二次電池を使用した場合について具体的に説明する。以下は、電池3として二次電池を2個直列に組み合わせた場合について詳述する。

電池の標準的な動作電圧範囲は、1セルあたり2.75V～4.2Vであり、電池を2個直列に組み合わせた場合は、5.5V～8.4Vになる。

本例ではビデオムービーの電源用として2.0Ahの容量を有する電源装置を試作した。試作した電源装置は90mm×46mm×26mmの大きさを有し、0.15Ω～0.30Ωの内部抵抗を持つ。なお、電池3の単セルの内部抵抗は、0.02Ω～0.08Ωであり、25℃での自己放電電流は200μA程度である。

ここで、電池3は単セルの端子間の電圧が約0.5V以下になると、通常のサイクル劣化より大きな性能の低下を引き起こすばかりではなく、セル内部短絡の要因が発生する。従って、電池を2個直列に組み合わせた場合は、電源装置の電圧が少なくとも1V以下にならないようにすることが安全上必要である。

また、電池3は単セルの端子間の電圧が約4.5V以上になると、通常のサイクル劣化より大きな性能の低下を引き起こすばかりではなく、安全上好ましくない。さらに、4.8Vを越えると異常発熱を引き起こし、危険な状態になる。従って、電池を2個直列に組み合わせた場合は、充電時に電源装置の電圧が少なくとも9.0V以上にならないようにすることが安全上必要である。

ここで使用するスイッチ素子としては例えば2SK1286 (NEC)、2SK1136 (三菱)、2SK1137 (三菱)、2SK1114 (東芝)等のMOS FETを使用すれば、MOS FETのドレイン・ソース間のオン抵抗 ($R_{DS(on)}$) は、0.04Ω～0.12Ωにすることができる。もちろん、より定格の大きなMOS FETを使用すれば、さらに、MOS FETのドレイン・ソース間のオン抵抗 ($R_{DS(on)}$) を小さくすることが可能である。

また、制御手段5はコンパレータと基準電圧回路等を用い、過放電防止用の検出回路と過充電防止用の検出回路を、各々、シュミット回路で構成すればよい。このような回路で、放電遮断電圧 (V^c_{off}) を5.2V～5.5Vに、充電遮断電圧 (V^c_{on}) を8.5V～8.8Vに設定する。さらに、制御手段5はCMOS IC等で構成すれば、電圧検知手段5の平均消費電流を、100μA以下に抑えるのは容易である。また、電源装置を外部で短絡した場合、MOS FETの遮断状態時の電源装置の外部回路にリークする電流 (I_{oss}) は1.0μA以下である。

以上のような構成にすれば、この電源装置の動作電圧域 (5.5V～8.4V) では、単に、電池を2個直列に接続した場合と全く同じように使用することが可能であり、MOS FETにおける電力損失は、電源装置の電力容量の5%

以下程度に抑えることができる。

ここで、電源装置の外部端子間に5Ωの抵抗器を1週間接続し、電源装置内の電池を放電させ、その前後の容量を従来の電池と比較するというテストの方法で過放電に対する効果の評価を行った。

その結果、従来、二次電池を単に2個直列に接続した場合には、5%～80%の容量の低下が認められていたが、試作した電源装置では全く容量の低下はなかった。また、電源装置と従来の電池を放電させた後に、1ヶ月間ビデオムービーに装着したままの状態で放置した場合にも、従来の二次電池を単に2個直列に接続した場合には、2%～50%の容量の低下が認められていたが、試作した電源装置では全く容量の低下は認められなかった。

さらに、電源装置2が正常な充電条件 (充電電流は2A以下で、かつ、電源装置2の端子間電圧が8.4V以下の定電圧充電) を越えて充電が行われた場合には、この電源装置2内の電池3の端子間電圧が充電遮断電圧 (V^c_{off}) を越えれば、ただちに、充電回路が遮断されて、電源装置2内の電池3が危険な状態に至るのを未然に防止できる。

例えば、二次電池を2個直列に接続した組電池とこの電源装置2を、2.0Aの定電流充電を行った場合と比較すれば、電池を2個直列に接続した組電池では、端子間の電圧が9.6Vを越えたあたりから異常発熱を始め、ついには破裂に至る。特に、一旦、過放電された後に過充電に至った場合、9.6Vよりも低い電圧で異常発熱し、突然破裂する場合がある。

ところが、この電源装置2では電源装置2内の電池3の端子間電圧が充電遮断電圧 (V^c_{off}) を越えれば、ただちに、充電回路が遮断されるので危険な状態を未然に防ぐことができる。すなわち、通常の充電に比べれば、特性の劣化は数%大きくなる場合もあるが、破裂等の危険な状態は回避され、その後も安全に使用できる。

特に本発明に係る脱着可能は充電式の電源装置においては、どのような装置で、どのような使用のされ方をした場合でも、当該電源装置内の二次電池の過放電を防止し、かつ、専用充電装置以外の充電装置で充電された場合においても、当該電源装置内の二次電池の過充電を防止することができる。

〔発明の効果〕

以上説明したように本発明によれば、非常に簡単な構成で、通常の二次電池と全く同じように使用でき、しかも、正常な放電条件を越えて電池が過放電される以前に電源装置の放電回路を遮断して電池を過放電から保護し、かつ、正常な充電条件を越えて電池が過充電される以前に、電源装置の充電回路を遮断して電池を過充電から保護することができ、過放電および過充電による危険や特性の劣化の虞をなくすることができる。

〔図面の簡単な説明〕

第1図は本発明の基本的構成を示すブロック図、

11

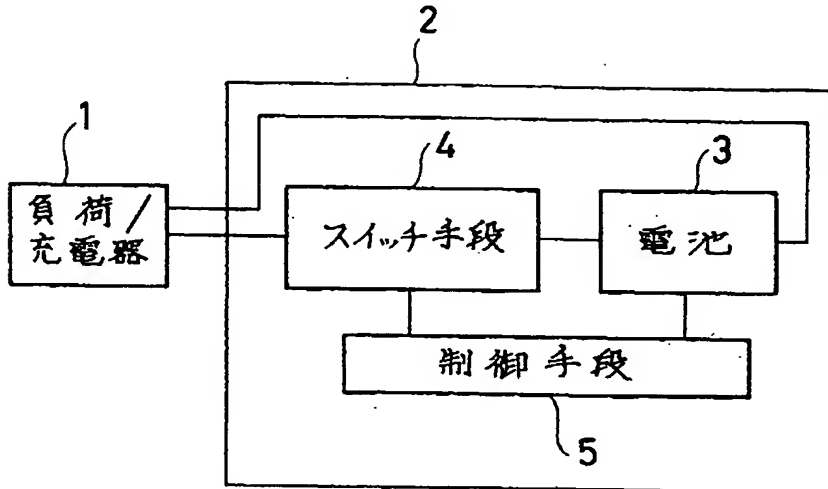
12

第2図は本発明の一実施例の回路図、

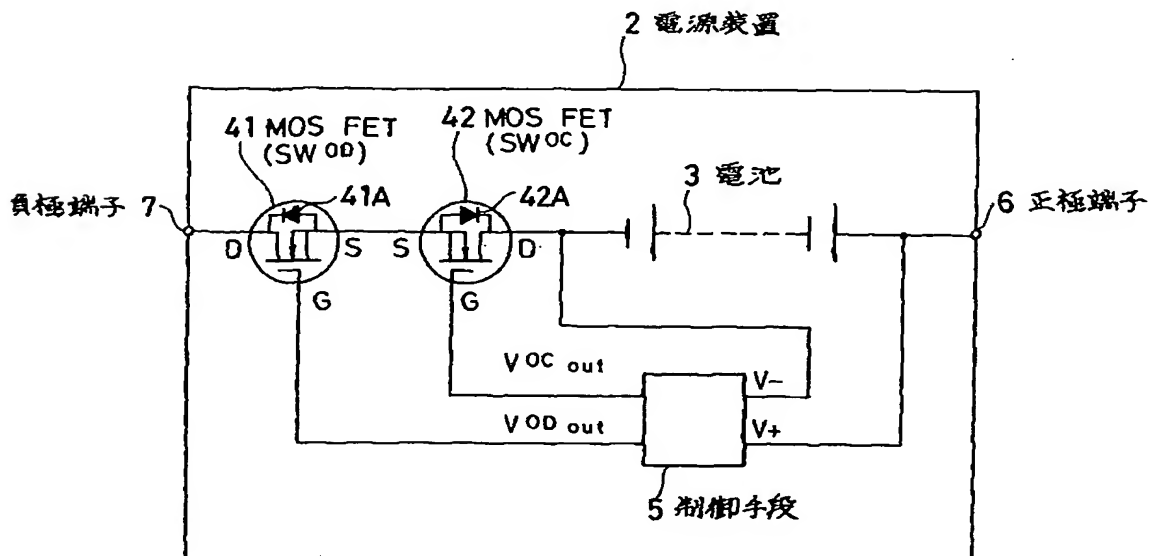
第3図(a)、(b)、(c)、(d)は制御手段の出力パターンの例を示す図である。

* 1…負荷または充電器、2…電源装置、3…電池、4…スイッチ手段、5…制御手段、6…正極端子、7…負極端子、41,42…MOS FET、41A,42A…寄生ダイオード。

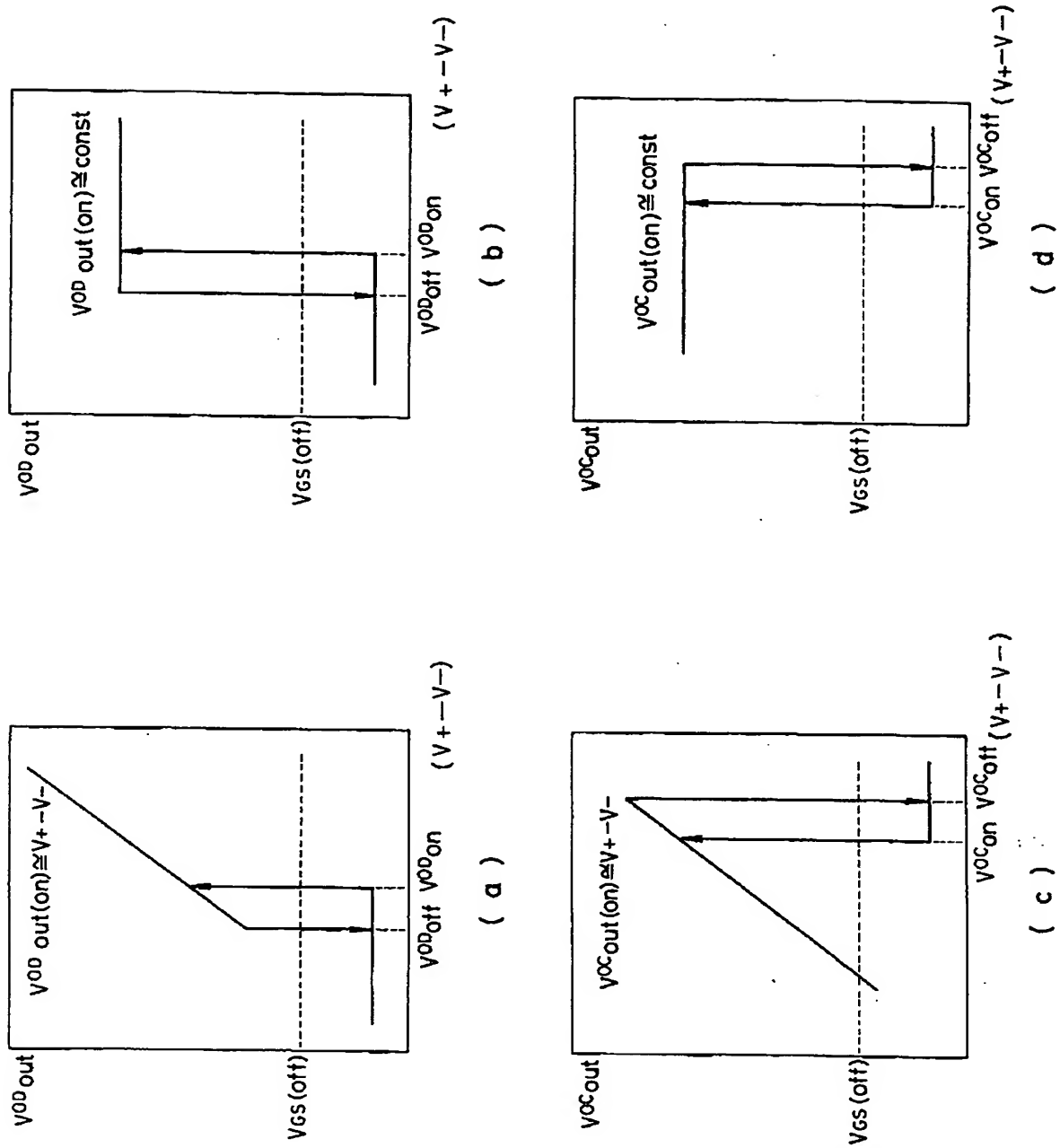
【第1図】



【第2図】



【第3図】



フロントページの続き

(58)調査した分野(Int.Cl.⁶, DB名)

H02J 7/00 - 7/31

H01M 10/44